

Работа 8.5. исследование элементов КМОП-логики

Элементы КМОП-логики можно рассматривать как обобщение КМОП-инвертора. Общая закономерность построения таких элементов заключается в том, что параллельное соединение транзисторов с каналами p -типа сопровождается последовательным соединением транзисторов с каналами n -типа и наоборот.

На рис. 8.5.1 показана схема КМОП-элемента, реализующего операцию 2И-НЕ. На рис. 8.5.1 p -канальные транзисторы $VT1$ и $VT2$ соединены параллельно, а n -канальные транзисторы $VT3$ и $VT4$ – последовательно. Подложки и истоки $VT1$ и $VT2$ соединены с положительным зажимом источника питания, поэтому $U_{зи1} = U_{вх1} - E$, $U_{зи2} = U_{вх2} - E$.

Пусть на обоих входах действует напряжение низкого уровня: $U_{вх1} = U_{вх2} = 0$. Поскольку $U_{зи3} = U_{вх1} = 0$, $U_{зи4} = U_{вх2} = 0$, транзисторы $VT3$ и $VT4$ закрыты. При этом $U_{зи1} = U_{зи2} = -E$ и транзисторы $VT1$ и $VT2$ открыты. Напряжения на открытых транзисторах $VT1$ и $VT2$ пренебрежимо малы, и выходное напряжение $U_{вых} \approx E$.

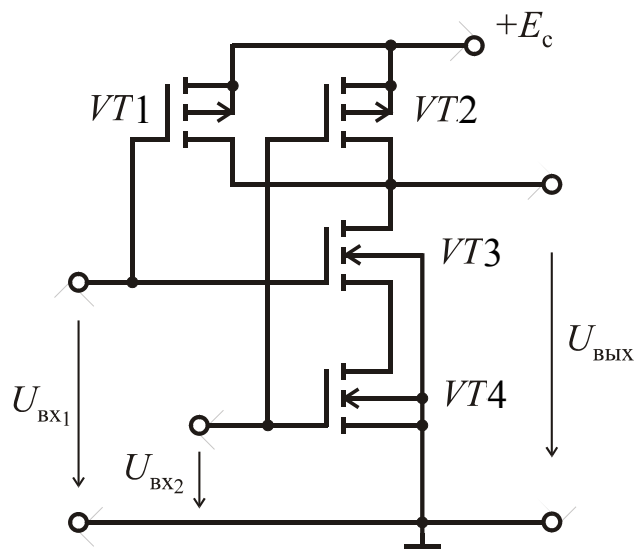


Рис. 8.5.1

Рассмотрим случай, когда $U_{вх1} = U_{вх2} = E$. Теперь $U_{зи1} = U_{зи2} = 0$ и транзисторы $VT1$ и $VT2$ закрыты, а $VT3$ и $VT4$ – открыты. Выходное напряжение $U_{вых} \approx 0$. Таким образом, схема на рис. 8.5.1. реализует таблицу истинности логического элемента 2И-НЕ.

КМОП-элемент, реализующий операцию 2ИЛИ-НЕ, показан на рис. 8.5.2. Здесь p -канальные транзисторы включены последовательно, а n -канальные – параллельно.

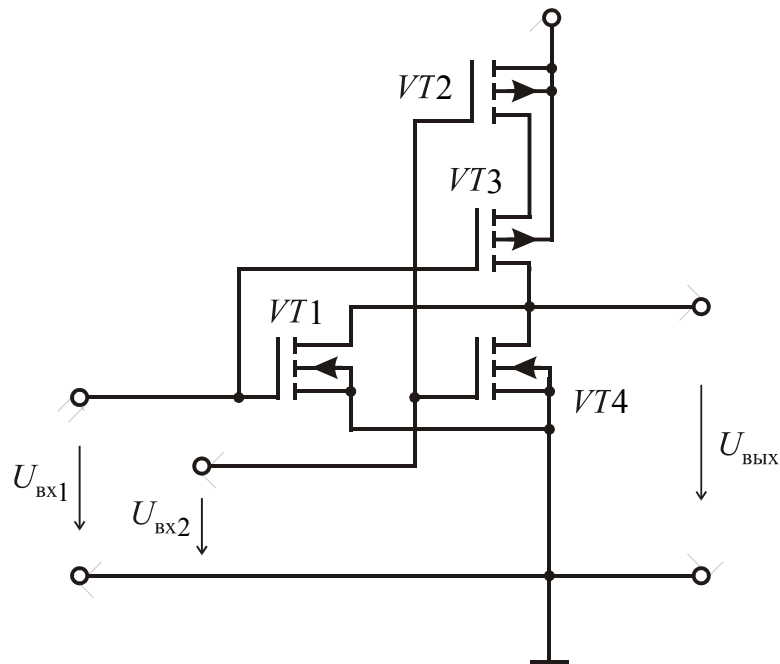


Рис. 8.5.2

КМОП-элементы ИЛИ-НЕ занимают на кристалле значительно большую площадь, чем элементы И-НЕ. Это объясняется тем, что последовательно соединенные p -канальные транзисторы должны иметь большую ширину канала, чем при параллельном соединении. Действительно, два последовательно соединенных p -канальных транзистора можно рассматривать как один с каналом длиной $2L$. Для согласования с n -канальными транзисторами они должны иметь канал шириной $W_p = 2 \frac{\mu_n}{\mu_p} W_n$.

Поэтому в схемах высокой степени интеграции для экономии площади кристалла целесообразно использовать элементы И-НЕ.

В настоящее время КМОП-технологии являются доминирующими при производстве цифровых интегральных схем и практически вытеснили логику на основе биполярных транзисторов. КМОП-логика используется в цифровых интегральных схемах как малой (1–10 логических элементов на кристалле) и средней (10–100 ЛЭ), так и большой степени интеграции. Это обусловлено следующими причинами.

1. Логические элементы, изготовленные по КМОП-технологии, потребляют значительно меньшую мощность, чем логические элементы на основе биполярных транзисторов как в статическом, так и в динамическом режимах. Потребление мощности КМОП-элементами обусловлено в основном перезарядом паразитных емкостей при переключении элемента из одного логического состояния в другое.

2. Поскольку входы схем являются изолированными затворами МОП-транзисторов, то входные токи очень малы. Поэтому коэффициент разветвления по выходу очень высок. Высокое входное сопротивление МОП-транзисторов позволяет использовать накопленный заряд для хранения входной информации. Это свойство широко используется в микросхемах памяти.

3. МОП-транзистор занимает на кристалле значительно меньшую площадь, чем биполярный. Современные технологии производства СБИС позволяют создавать МОП-транзисторы с длиной канала 0.06 мк. Уменьшение геометрических размеров, а также малое потребление мощности дают возможность изготавливать СБИС, которые содержат десятки миллионов МОП-транзисторов.

Рекомендации по сборке схем

При сборке схем логических элементов использовать модели МОП-транзисторов с каналами *n*- и *p*- типов из библиотеки EVAL.slb. Необходимо выбирать транзисторы с размерами канала, соответствующими варианту (табл. 8.5.1). Пример схемы можно найти в файле W5_5_1 – в папке Electronics\Labs.

Рекомендуемая литература

1. Гусев, В. Г. Электроника и микропроцессорная техника: учеб. для вузов / В. Г. Гусев, Ю. М. Гусев. – 3-е изд. перераб. и доп. – М.: Высш. шк., 2004. – 790 с.
2. Быстров, Ю. А. Электронные цепи и микросхемотехника: учеб. / Ю. А. Быстров, И. Г. Мироненко. – М.: Высш. шк., 2002. – 384 с.: ил.
3. Степаненко, И. П. Основы микроэлектроники: учеб. пособие для вузов / И. П. Степаненко. – 2-е изд., перераб. и доп. – М.: Лаборатория Базовых Знаний, 2003. – 488 с.: ил.
4. Довгун, В. П. Электротехника и электроника: учеб. пособие: в 2-х ч. Ч. 2 / В. П. Довгун. – Красноярск: ИПЦ КГТУ, 2006. – 252 с.