

Работа 8.3. Исследование БиКМОП-инвертора

Логические элементы, изготавливаемые по КМОП-технологии, являются доминирующими в цифровых интегральных схемах средней и высокой степени интеграции. Их достоинства – низкое потребление, высокие входное сопротивление и помехоустойчивость. Недостатком является малый ток, отдаваемый МОП-транзисторами в нагрузку. Это ограничивает скорость заряда нагрузочной емкости C_n и соответственно увеличивает время переключения.

Биполярные транзисторы имеют большую способность отдавать ток в нагрузку, чем МОП-транзисторы. Это свойство биполярных транзисторов использовано при создании БиКМОП-логических элементов, совмещающих на одном кристалле биполярные и МОП-транзисторы с необходимыми электрическими характеристиками.

Простейшая схема БиКМОП-инвертора показана на рис. 8.3.1.

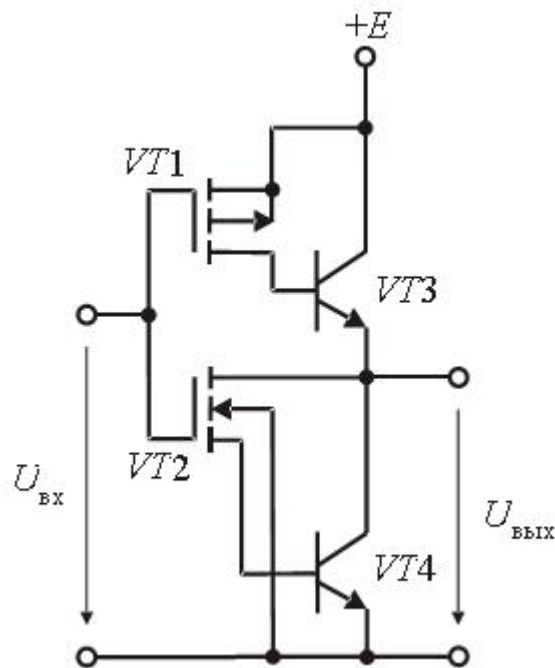


Рис. 8.3.1

В статическом режиме токи МОП-транзисторов равны нулю, биполярные транзисторы находятся в режиме отсечки и не влияют на характеристики схемы. Рассмотрим процессы переключения инвертора. Когда входное напряжение $U_{вх} = 0$, транзистор $VT1$ открыт, а $VT2$ закрыт. Ток базы биполярного транзистора $VT4$ равен нулю, и $VT4$ находится в состоянии отсечки. Ток заряда емкостного элемента – это ток эмиттера $VT3$. Ток заряда емкости нагрузки в схеме на рис. 8.3.1 больше соответствующего тока КМОП-инвертора. За счет этого переключение БиКМОП-инвертора происходит значительно быстрее.

Когда входное напряжение $U_{вх} = E_c$, транзистор $VT1$ закрыт, а $VT2$ открыт. Биполярный транзистор $VT3$ находится в состоянии отсечки. Происходит быстрый разряд емкости нагрузки через открытый транзистор $VT4$.

Таким образом, сочетание биполярных и МОП-транзисторов в элементах БиКМОП-логики обеспечивает существенное увеличение быстродействия по сравнению с КМОП-элементами.

Недостаток БиКМОП-инвертора на рис. 8.3.1 заключается в том, что уровень логической единицы на выходе меньше напряжения питания на величину падения напряжения на эмиттерном переходе транзистора $VT3$, а уровень логического нуля равен напряжению эмиттерного перехода $VT4$. Это снижает помехоустойчивость инвертора. Другой недостаток схемы на рис. 8.3.2 – длительное время выключения биполярных транзисторов. Это объясняется тем, что у $VT3$ и $VT4$ отсутствуют цепи, обеспечивающие быстрое рассасывание заряда, накапливающегося в базе. Перечисленные недостатки можно устранить, включив резисторы параллельно эмиттерным переходам, как показано на рис. 8.3.2. В качестве резисторов используют n -канальные МОП-транзисторы.

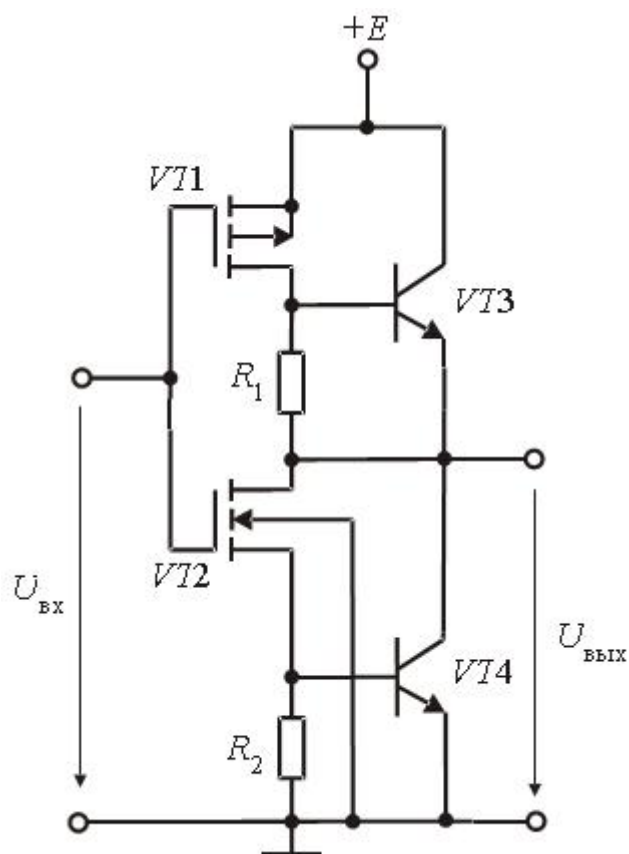


Рис. 8.3.2

Резисторы в схеме на рис. 8.3.2 обеспечивают быстрое рассасывание зарядов в базах биполярных транзисторов. Поскольку эмиттерные переходы биполярных транзисторов шунтированы резисторами, напряжения

логического нуля и единицы на выходе схемы близки соответственно к 0 и E_c , как в классическом КМОП-инверторе.

При больших значениях емкости нагрузки БиКМОП-схема обеспечивает существенно большее быстродействие, чем КМОП-инвертор. При значениях C_n , не превышающих 0.1 пФ, быстродействие КМОП- и БиКМОП-логики примерно одинаково. При емкости нагрузки 1 пФ время переключения БиКМОП-инвертора составляет 0.3 нс, тогда как у КМОП-схемы оно равно 1 нс.

БиКМОП-структуры широко используются в современных микропроцессорах, микросхемах памяти и других цифровых устройствах. Они сочетают положительные стороны биполярных и КМОП-технологий. Как и элементы КМОП-логики, БиКМОП-ЛЭ имеют высокое входное сопротивление и малую потребляемую мощность. Наличие биполярных транзисторов в выходных цепях обеспечивает быстрый заряд и разряд емкости нагрузки.

Рекомендуемая литература

1. Степаненко, И. П. Основы микроэлектроники: учеб. пособие для вузов / И. П. Степаненко. – 2-е изд., перераб. и доп. – М.: Лаборатория Базовых Знаний, 2003. – 488 с.: ил.
2. Довгун, В. П. Электротехника и электроника: учеб. пособие: в 2-х ч. Ч. 2 / В. П. Довгун. – Красноярск: ИПЦ КГТУ, 2006. – 252 с.