

Работа 8.2. Исследование КМОП-инвертора

8.2.1. Характеристики логического инвертора

Инвертор реализует функцию НЕ и является простейшим базовым логическим элементом. В качестве инверторов используют инверторы на биполярных или полевых транзисторах.

Свойства инвертора характеризует его передаточная характеристика $U_{\text{ВЫХ}} = f(U_{\text{ВХ}})$, представляющая зависимость выходного напряжения $U_{\text{ВЫХ}}$ от медленно изменяющегося напряжения на входе $U_{\text{ВХ}}$. Передаточная характеристика инвертора показана на рис. 8.2.1. Высокий уровень напряжения соответствует логической единице, а низкий – логическому нулю. Такую систему называют *позитивной логикой*.

Передаточная характеристика инвертора имеет три области. Область I соответствует логической единице на выходе, область III – логическому нулю. Область II является переходной. В этой области инвертор работает как усилитель. Качество инвертора тем выше, чем уже переходная область.

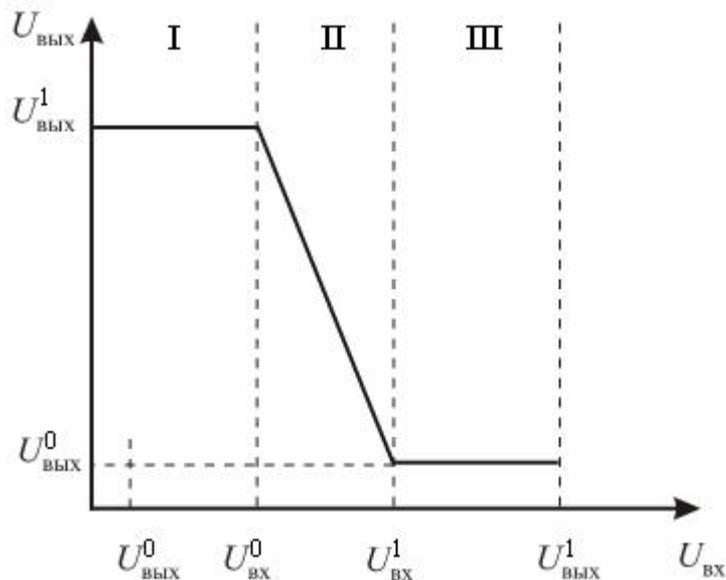


Рис. 8.2.1

Высокий уровень напряжения на выходе инвертора не зависит от точного значения входного напряжения, пока последнее не превысит величину $U_{\text{ВХ}}^0$. Таким образом, $U_{\text{ВХ}}^0$ – это максимальное значение входного напряжения, соответствующее логическому нулю. Точно так же низкий уровень выходного напряжения не зависит от величины входного напряжения, если оно остается больше величины $U_{\text{ВХ}}^1$. Следовательно, $U_{\text{ВХ}}^1$ – это минимальное значение входного напряжения, соответствующее логической единице.

8.2.2. Инвертор на КМОП-транзисторах (КМОП-инвертор)

Инвертор с минимальным потреблением мощности можно реализовать на комплементарной (дополняющей) паре полевых транзисторов (рис. 8.2.2). В такой схеме используются два МОП-транзистора с индуцированными каналами n - и p -типов. Подложки обоих транзисторов соединены с истоками.

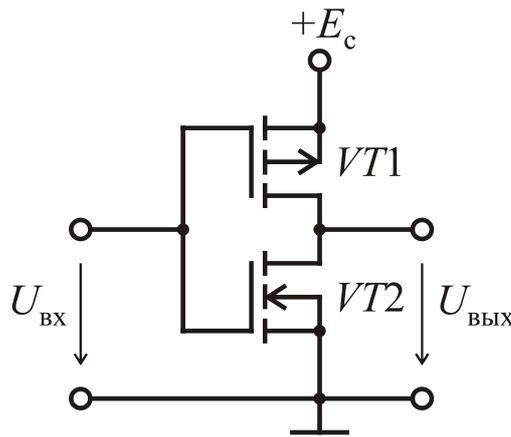


Рис. 8.2.2

Статический режим работы КМОП-инвертора. Если входное напряжение равно нулю, то транзистор $VT2$ находится в состоянии отсечки. Напряжение затвора p -канального транзистора $VT1$ равно $-E_c$, напряжение $U_{\text{си1}} \approx 0$, и он находится в линейном режиме. Таким образом, при $U_{\text{вх}} = 0$ выходное напряжение $U_{\text{вых}} \approx E_c$.

Эквивалентная схема КМОП-инвертора, соответствующая случаю, когда входное напряжение имеет низкий уровень, показана на рис. 8.2.3, а. Транзистор $VT2$ эквивалентен разомкнутому идеальному ключу. Ненулевое сопротивление $VT1$ моделируется резистором $R_{\text{си1}}$. Его сопротивление

$$R_{\text{си1}} = \frac{1}{b_1(E_c - U_{01})}.$$

Если входное напряжение имеет высокий уровень $U_{\text{вх}} > U_0$, то транзистор $VT2$ находится в состоянии насыщения, а $VT1$ – отсечки, и выходное напряжение не превышает 10 мВ. Эквивалентная схема инвертора для этого случая показана на рис. 8.2.3, б. Теперь транзистор $VT1$ эквивалентен разомкнутому ключу, а ненулевое сопротивление $VT2$ моделируется резистором $R_{\text{си2}}$, сопротивление которого

$$R_{\text{си2}} = \frac{1}{b_2(E_c - U_{02})}.$$

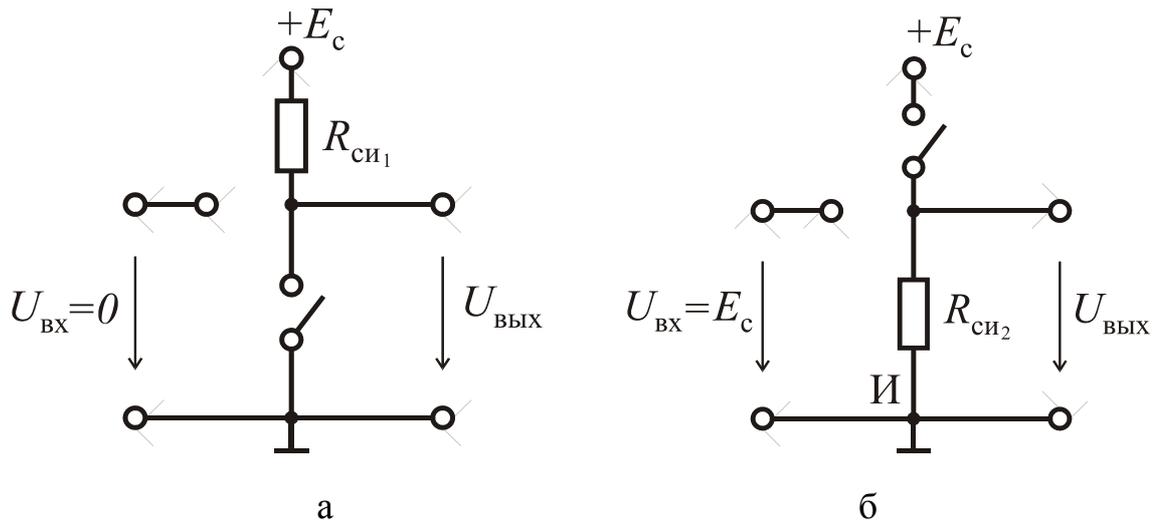


Рис. 8.2.3

Транзисторы в схеме инвертора рассчитывают так, чтобы они были согласованы, т. е. имели одинаковые (по модулю) пороговые напряжения и удельные проводимости:

$$|U_{01}| = U_{02},$$

$$b_1 = b_2 = b.$$

Этим обеспечивается одинаковая нагрузочная способность инвертора как в открытом, так и в закрытом состояниях. Поскольку приповерхностная подвижность дырок μ_p в 2–4 раза меньше подвижности электронов μ_n , для согласования ширину канала транзистора $VT1$ выбирают в 2–4 раза большей, чем у $VT2$. Длина каналов обоих транзисторов одинакова, а ширину выбирают так, чтобы выполнялось равенство

$$\frac{W_p}{W_n} = \frac{\mu_n}{\mu_p}.$$

Динамический режим работы КМОП-инвертора. Переходные процессы в МОП-инверторах обусловлены в основном перезарядом емкостей, входящих в состав нагрузки. Типичные значения суммарной емкости у инверторов, использующих транзисторы с длиной канала менее 1 мкм, не превышают 1 пФ.

Заряд емкости происходит через открытый транзистор $VT1$ при закрытом $VT2$, а разряд – через $VT2$ при закрытом $VT1$. Если транзисторы согласованы, т. е. их удельные проводимости одинаковы, длительность переходных процессов в обоих случаях примерно равна.

Время переключения схемы из состояния логической единицы в состояние логического нуля определяют с помощью приближенного равенства

$$t_{10} \approx \frac{1.6C_n}{bE_c}. \quad (8.2.1)$$

Полученное выражение является приближенным. Его значение состоит в первую очередь в том, что оно позволяет оценивать влияние параметров цепи на время переключения. Если транзисторы в схеме инвертора согласованы, то время переключения из состояния логического нуля в состояние логической единицы t_{01} также определяется формулой (8.2.1).

Из (8.2.1) следует, что для уменьшения времени переключения необходимо уменьшить суммарную емкость и увеличить напряжение питания E_c . Однако при увеличении E_c растет и мощность, потребляемая инвертором. Поэтому главный путь увеличения быстродействия – уменьшение емкости C_n .

Перечислим основные свойства КМОП-инвертора.

1. В обоих состояниях инвертора один из транзисторов заперт, поэтому ток в цепи между источником и землей ничтожно мал, и в статическом режиме схема практически не потребляет мощность от источника питания. Динамические потери, т. е. мощность, рассеиваемая КМОП-инвертором при тактовой частоте f , определяются формулой

$$P_d = fCE^2.$$

Из последнего равенства следует, что для уменьшения динамических потерь необходимо уменьшать емкость нагрузки и напряжение питания схемы. Однако уменьшение напряжения приводит к снижению быстродействия. Поэтому главным путем повышения быстродействия и снижения потерь является уменьшение емкостей транзисторов и нагрузки.

2. В обоих статических состояниях выход схемы подключен к общей шине или источнику питания через небольшие сопротивления каналов открытых транзисторов. Поэтому выходное напряжение равно нулю или напряжению питания и почти не зависит от параметров транзисторов.

3. Разность выходных напряжений инвертора в закрытом и открытом состояниях максимальна (близка к величине напряжения питания E). Это обеспечивает высокую помехоустойчивость схемы.

4. КМОП-инверторы обладают значительно большей нагрузочной способностью, чем инверторы на биполярных транзисторах. Входное сопротивление МОП-транзистора бесконечно велико. Поэтому к его выходу можно подключить большое число аналогичных инверторов. При этом уровень выходного напряжения практически не изменится. Однако каждый дополнительный инвертор увеличивает емкость нагрузки, что

приводит к замедлению переключения инвертора из одного логического состояния в другое.

КМОП-инвертор является практически идеальным логическим инвертором. Его быстродействие оказывается значительно выше, чем у других типов инверторов. Совершенствование технологии производства КМОП-интегральных схем привело к тому, что в настоящее время они стали доминирующими при производстве цифровых схем не только высокой, но и средней степени интеграции.

Пример расчета КМОП-инвертора. В КМОП-инверторе на рис. 8.2.2 используются согласованные транзисторы с параметрами: $|U_0| = 0.4 \text{ В}$, $\mu_n C_0 = 115 \text{ мкА/В}^2$, $\mu_p C_0 = 30 \text{ мкА/В}^2$, $(W/L)_n = 1.5$, $(W/L)_p = 4.5$. Напряжение питания инвертора $E_c = 2.5 \text{ В}$. Емкость нагрузки равна $6.25 \cdot 10^{-15} \text{ Ф}$ (6.25 фФ). Рассчитать время переключения инвертора и максимальное значение тока в процессе переключения.

Решение. Воспользовавшись формулой (8.2.1), получим:

$$t_{10} \approx \frac{1.6C_n}{\mu_n C_0 (W/L)_n E_c} = \frac{1.6 \cdot 6.25 \cdot 10^{-15}}{115 \cdot 1.5 \cdot 2.5} = 23.2 \cdot 10^{-12} \text{ с} \quad (23.2 \text{ пс}).$$

Максимальный ток инвертора

$$I_{c \max} = \frac{1}{2} \mu_n C_0 (W/L)_n \left(\frac{E_c}{2} - U_0 \right)^2 = \frac{1}{2} 115 \cdot 1.5 (1.25 - 0.4)^2 = 62.3 \text{ мкА}.$$

Рекомендации по сборке схем

При сборке схем КМОП-инверторов использовать модели n -канальных и p -канальных МОП-транзисторов из библиотеки Eval.slb. Длина канала транзисторов, емкость нагрузки другие параметры приведены в табл. 5.1. Примеры схем можно найти в файлах W5_2_1 – W5_2_10 в папке Electronics/Labs.

Рекомендуемая литература

1. Гусев, В. Г. Электроника и микропроцессорная техника: учеб. для вузов / В. Г. Гусев, Ю. М. Гусев. – 3-е изд. перераб. и доп. – М.: Высш. шк., 2004. – 790 с.
2. Степаненко, И. П. Основы микроэлектроники: учеб. пособие для вузов / И.П. Степаненко. – 2-е изд., перераб. и доп. – М.: Лаборатория Базовых Знаний, 2003. – 488 с.: ил.

3. Довгун, В. П. Электротехника и электроника: учеб. пособие: в 2-х ч.
Ч. 2 / В. П. Довгун. – Красноярск: ИПЦ КГТУ, 2006. – 252 с.